SESIÓN 1

EL SUMADOR

OBJETIVOS

Comprender la importancia de sumador de enteros. Distinguir las diferentes implementaciones del sumador completo de 1 bit en términos de coste y tiempo de procesamiento. Saber implementar un sumador propagador (RCA) de *n* bits y caracterizarlo adecuadamente.

Conocer la implementación de sumadores-restadores en diferentes sistemas de representación numérica: binario sin signo, complemento a 2 y complemento a 1, BCD y coma flotante.

Tener constancia de la necesidad de los dígitos de guarda y del redondeo en las operaciones de coma flotante y conocer las diferentes técnicas de redondeo.

CONOCIMIENTOS PREVIOS

Se debe dominar la electrónica digital y los sistemas de representación numérica.

BIBLIOGRAFÍA

- FUNDAMENTOS DE LOS COMPUTADORES. Pedro de Miguel Anasagasti. Thomson-Paraninfo, 9ª edición, 2004.
- PROBLEMAS RESUELTOS DE ESTRUCTURA DE COMPUTADORES. Felix García Carballeira *et al.* Paraninfo, 2009.

TAREAS

LECTURAS:

FUNDAMENTOS DE LOS COMPUTADORES (Pedro de Miguel Anasagasti, Thomson-Paraninfo, 2004):

- 1. Capítulo 5. Unidad aritmética
 - a. Operaciones aritméticas (5.3.1 y 5.3.2); y
 - b. Técnicas de redondeo (5.5).

PROBLEMAS:

En FUNDAMENTOS DE LOS COMPUTADORES (Pedro de Miguel Anasagasti, Thomson-Paraninfo, 2004) los problemas 5.3, 5.4, 5.12, 5.13, 5.17, 5.20, 5.25, 5.26 (pág. 213 y ss.).

Las soluciones a los problemas no se entregan. Sin embargo, es aconsejable dominarlos si se desea tener éxito en los exámenes.

ENTREGABLE (voluntario individual): Elegir uno entre los propuestos a continuación:

- A. Diseñar un sumador-restador para números sin signo que cambie el signo en resta utilizando el complemento a 1. Demuestra analíticamente el correcto funcionamiento.
- B. La ecuación lógica que determina si hay desbordamiento en sumas o restas en complemento a 1 y 2 es la siguiente:

$$OV = \left(\overline{a}_{n-1} \cdot \overline{b}_{n-1} \cdot s_{n-1} + a_{n-1} \cdot b_{n-1} \cdot \overline{s}_{n-1}\right) \cdot \overline{\overline{S}/R} + \left(\overline{a}_{n-1} \cdot b_{n-1} \cdot s_{n-1} + a_{n-1} \cdot \overline{b}_{n-1} \cdot \overline{s}_{n-1}\right) \cdot \overline{S}/R$$

Demostrar que se puede reducir a la siguiente ecuación donde b' se toma justo detrás del complementador a 1.

$$OV = \overline{a}_{n-1} \cdot \overline{b}'_{n-1} \cdot s_{n-1} + a_{n-1} \cdot b'_{n-1} \cdot \overline{s}_{n-1}$$

C. Demuestra que el complemento a 9 de un número representado en BCD sobre n dígitos es igual al complemento a 1 del mismo número representado en binario sobre 4n bits más 10^n . Es decir,

$$C-9(|A|_{BCD-n}) = C-1(|A|_{b-4n}) + 10^n$$

No obstante lo anterior, el circuito sumador-restador en BCD, tanto para representaciones con signo como sin signo, utiliza complementadores a 9 de 1 dígito. Demuestra que es correcta dicha implementación.